

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-274443

(43) 公開日 平成11年(1999)10月8日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 27/14

H 0 1 L 27/14

D

H 0 4 N 5/335

H 0 4 N 5/335

V

審査請求 未請求 請求項の数25 O L (全 10 頁) 十 三

(21) 出願番号 特願平10-70536

(22) 出願日 平成10年(1998)3月19日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 光地 哲伸

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 櫻井 克仁

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 上野 勇武

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 弁理士 山下 稔平

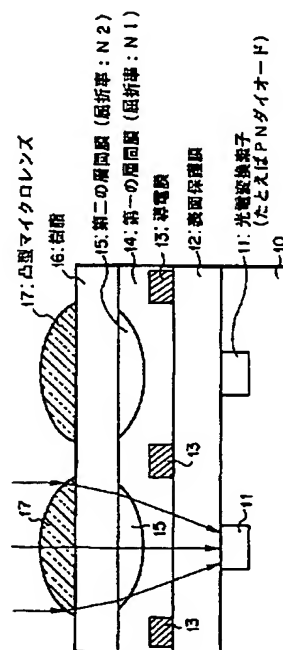
最終頁に続く

(54) 【発明の名称】 固体撮像装置及びその製造方法

(57) 【要約】

【課題】 実効開口率を確保するためにマイクロレンズを用い、さらに凸レンズと凹レンズとを組み合わせる開口率を向上することを課題とする。

【解決手段】 半導体基板に形成された複数の光電変換素子と、前記光電変換素子同士の間層間膜を介して形成された導電膜と、前記光電変換素子及び前記導電膜の上に形成された第1の層間膜と、前記第1の層間膜の上に形成された第2の層間膜と、前記光電変換素子の上部に形成されたマイクロレンズとを備えた固体撮像装置において、前記光電変換素子の上部に位置する第1の層間膜の屈折率が前記第2の層間膜の屈折率と異なることを特徴とする。また、前記第1の層間膜の屈折率が、前記第2の層間膜の屈折率より大きいことを特徴とする。



【特許請求の範囲】

【請求項 1】 半導体基板に形成された複数の光電変換素子と、前記光電変換素子同士の間層間膜を介して形成された導電膜と、前記光電変換素子及び前記導電膜の上に形成された第 1 の層間膜と、前記第 1 の層間膜の上に形成された第 2 の層間膜と、前記光電変換素子の上部に形成されたマイクロレンズとを備えた固体撮像装置において、前記光電変換素子の上部に位置する第 1 の層間膜の屈折率が前記第 2 の層間膜の屈折率と異なることを特徴とする固体撮像装置。

【請求項 2】 請求項 1 に記載の固体撮像装置において、前記第 1 の層間膜の屈折率が、前記第 2 の層間膜の屈折率より大きいことを特徴とする固体撮像装置。

【請求項 3】 請求項 1 に記載の固体撮像装置において、前記第 1 の層間膜の屈折率が、前記第 2 の層間膜の屈折率より小さいことを特徴とする固体撮像装置。

【請求項 4】 請求項 1 乃至 3 のいずれか 1 項に記載の固体撮像装置において、前記第 2 の層間膜と前記第 1 の層間膜の接する面の少なくとも一部が凸型の形状を有することを特徴とする固体撮像装置。

【請求項 5】 請求項 1 又は 2 に記載の固体撮像装置において、前記第 1 の層間膜が T E O S (Tetra-Ethyl-Ortho-Silicate) - S i O₂ であり、且つ前記第 2 の層間膜が S i O F であることを特徴とする固体撮像装置。

【請求項 6】 請求項 3 に記載の固体撮像装置において、前記第 2 の層間膜が T E O S (Tetra-Ethyl-Ortho-Silicate) - S i O₂ であり、且つ前記第 1 の層間膜が S i O F であることを特徴とする固体撮像装置。

【請求項 7】 請求項 1 に記載の固体撮像装置において、前記第 1 及び第 2 の層間膜が共に T E O S (Tetra-Ethyl-Ortho-Silicate) - S i O₂ であり、且つ互いに密度が異なることを特徴とする固体撮像装置。

【請求項 8】 請求項 1 乃至 7 のいずれか 1 項に記載の固体撮像装置において、前記導電膜が光電変換素子の信号を出力する信号配線であることを特徴とする固体撮像装置。

【請求項 9】 請求項 1 乃至 7 のいずれか 1 項に記載の固体撮像装置において、前記導電膜が光電変換素子の信号を選択するための選択配線であることを特徴とする固体撮像装置。

【請求項 10】 請求項 1 乃至 9 のいずれか 1 項に記載の固体撮像装置において、前記導電膜が光電変換素子の少なくとも一部を遮光する遮光膜であることを特徴とする固体撮像装置。

【請求項 11】 請求項 1 乃至 9 のいずれか 1 項に記載の固体撮像装置において、前記導電膜が光電変換素子の電源配線であることを特徴とする固体撮像装置。

【請求項 12】 信号を出力する信号配線 半導体基板に形成された複数の光電変換素子と、前記光電変換素子

の間に層間膜を介して形成された遮光膜と、前記光電変換素子及び前記遮光膜の上に形成された第 1 の層間膜と、前記第 1 の層間膜の上に形成された第 2 の層間膜と、前記光電変換素子の上部に形成されたマイクロレンズとを備えた固体撮像装置の製造方法において、前記第 1 の層間膜を C V D 法により形成し、その表面に前記第 1 の層間膜と異なる屈折率を有する前記第 2 の層間膜を C V D 法により形成し、その表面を C M P 法により研磨して平坦化し、その上にマイクロレンズ材料樹脂を塗布し、加熱軟化し、硬化してマイクロレンズを形成することを特徴とする固体撮像装置の製造方法。

【請求項 13】 請求項 12 に記載の固体撮像装置の製造方法において、前記第 1 の層間膜の屈折率が前記第 2 の層間膜の屈折率より大きいことを特徴とする固体撮像装置の製造方法。

【請求項 14】 請求項 12 に記載の固体撮像装置の製造方法において、前記第 1 の層間膜の屈折率が、前記第 2 の層間膜の屈折率より小さいことを特徴とする固体撮像装置の製造方法。

【請求項 15】 請求項 12 乃至 14 のいずれか 1 項に記載の固体撮像装置の製造方法において、前記第 2 の層間膜と前記第 1 の層間膜の接する面の少なくとも一部が凸型の形状を有することを特徴とする固体撮像装置の製造方法。

【請求項 16】 請求項 12 又は 13 に記載の固体撮像装置の製造方法において、前記第 1 の層間膜が T E O S (Tetra-Ethyl-Ortho-Silicate) - S i O₂ であり、且つ前記第 2 の層間膜が S i O F であることを特徴とする固体撮像装置の製造方法。

【請求項 17】 請求項 14 に記載の固体撮像装置の製造方法において、前記第 2 の層間膜が T E O S (Tetra-Ethyl-Ortho-Silicate) - S i O₂ であり、且つ前記第 1 の層間膜が S i O F であることを特徴とする固体撮像装置の製造方法。

【請求項 18】 請求項 12 に記載の固体撮像装置の製造方法において、前記第 1 及び第 2 の層間膜が共に T E O S (Tetra-Ethyl-Ortho-Silicate) - S i O₂ であり、且つ互いに密度が異なることを特徴とする固体撮像装置の製造方法。

【請求項 19】 請求項 12 乃至 18 のいずれか 1 項に記載の固体撮像装置の製造方法において、前記導電膜が光電変換素子の信号を出力する信号配線であることを特徴とする固体撮像装置の製造方法。

【請求項 20】 請求項 12 乃至 18 のいずれか 1 項に記載の固体撮像装置の製造方法において、前記導電膜が光電変換素子の信号を選択するための選択配線であることを特徴とする固体撮像装置の製造方法。

【請求項 21】 請求項 12 乃至 20 のいずれか 1 項に記載の固体撮像装置の製造方法において、前記導電膜が光電変換素子の少なくとも一部を遮光する遮光膜である

ことを特徴とする固体撮像装置の製造方法。

【請求項22】 請求項12乃至20のいずれか1項に記載の固体撮像装置の製造方法において、前記導電膜が光電変換素子の電源配線であることを特徴とする固体撮像装置の製造方法。

【請求項23】 半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の上部に形成された層間膜と、光を遮光する遮光手段と、を有する固体撮像装置において、

前記層間膜は、前記遮光手段の段差を用いて段差が形成されていることを特徴とする固体撮像装置。

【請求項24】 半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の上部に形成された第1の屈折率を有する第1の層間膜と、前記第1の層間膜上に形成された第2の屈折率を有する第2の層間膜と、前記光電変換素子の上部に形成されたマイクロレンズと、光を遮光する遮光手段と、を有する固体撮像装置において、

前記第1の層間膜は、前記遮光手段の段差を用いて段差が形成されていることを特徴とする固体撮像装置。

【請求項25】 半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の上部に形成された層間膜と、前記光電変換素子上部の平面上に形成された光を遮光する遮光手段と、を有する固体撮像装置の製造方法において、

前記層間膜は、少なくとも前記遮光手段を含む表面上に形成することを特徴とする固体撮像装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光電変換装置を有する固体撮像装置及びその製造方法に関し、特にマイクロレンズを備えた固体撮像装置及びその製造方法に関するものである。

【0002】

【従来の技術】近年、固体撮像装置の小型化及び高密度化、高解像度化に伴い、光電変換素子の光が入射する側の遮光部に覆われていない領域の開口面積又は光電変換素子の受光面積の減少による受光感度の低下が問題になっている。そこで、感度向上のために光電変換素子の上方に、入射する光を集光するレンズを設けて実質的な固体撮像装置の開口面積の増加が図られている。

【0003】かかるマイクロレンズを備えた固体撮像装置の従来例として、特許登録番号2,558,389号公報につき、図9に示して説明する。図9において、半導体基板101上に光電変換素子102を形成し、光電変換素子102及びその余の半導体基板101上に絶縁膜103を形成し、前記その余の半導体基板101上の絶縁膜103上に光電変換素子102の光電荷を転送するポリシリコンから成る転送電極部104を形成し、アルミニウム等からなる遮光部105を形成し、その上に表面保護

層106を形成し、その上に透明高分子樹脂からなる表面を平坦化する平坦化層107を形成する。更に、透明高分子樹脂又はカゼイン、ゼラチン等の材料からなる凹型マイクロレンズ層108を形成し、その上に透明高分子樹脂からなるレンズ・レンズ間層109を形成し、その上に透明高分子樹脂又はカゼイン、ゼラチン等からなる丸みを持った凸型マイクロレンズ層110を形成し、最後にその上に透明高分子樹脂からなる保護層111を形成している。

【0004】このような構成により、凸型マイクロレンズ層110が光を集光することで感度を向上し、レンズ・レンズ間層109が凸型マイクロレンズ層110と凹型マイクロレンズ層108の間にあることで光を凹型マイクロレンズ層108上に開口部と同程度の大きさに絞るために必要な凸型マイクロレンズ層110の屈折率及び表面の曲率を小さく抑えることにより製造を容易化する。

【0005】また、上部から順に、凸型マイクロレンズ層110、レンズ・レンズ間層109、凹型マイクロレンズ層108、平坦化層107の屈折率をそれぞれ n_a 、 n_b 、 n_c 、 n_d としたとき、 $n_a > n_b$ かつ $n_c > n_b$ かつ $n_c > n_d$ とすることで、即ち、 $(n_a, n_c) > (n_b, n_d)$ とすることで、最も効率よく光を集出し、且つ光を光電変換素子に垂直に近く入射させることができ、スミアノイズの発生を抑制することで、高S/Nの向上が実現できる。

【0006】さらに、平坦化層107が、光を光電変換素子の表面の表面に垂直に近く入射するために、必要な凹型マイクロレンズの屈折率及び表面の曲率を小さく抑えることにより製造を容易化できる、という効果を奏し得ている。

【0007】

【発明が解決しようとする課題】しかしながら、光センサの固体撮像装置の画素サイズが微細化し、実効開口率を確保するためにマイクロレンズを用い、さらに凸レンズと凹レンズとを組み合わせることで開口率を向上することはよいが、そのために各層構成が複雑になり、製造コストがアップし、製造歩留まりが低下することになる。また、複数のアライメントが必要となり、思うように実効開口率を上げることができないという問題点が残っている。

【0008】また、近年の高密度化、高解像度化、小型化に伴い、下地デバイスの光電変換素子とその上に配置するマイクロレンズとの光軸と集光ポイントが一致させることが難しいという問題点を有していた。

【0009】

【課題を解決するための手段】本発明は、上記目的を解決する為になされたもので、半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の間に層間膜を介して形成された導電膜と、前記光電変換素子及び前

記導電膜の上に形成された第1の層間膜と、前記第1の層間膜の上に形成された第2の層間膜と、前記光電変換素子の上部に形成されたマイクロレンズとを備えた固体撮像装置において、前記光電変換素子の上部に位置する第1の層間膜の屈折率が前記第2の層間膜の屈折率と異なることを特徴とする。

【0010】また、本発明は、半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の間に層間膜を介して形成された遮光膜と、前記光電変換素子及び前記遮光膜の上に形成された第1の層間膜と、前記第1の層間膜の上に形成された第2の層間膜と、前記光電変換素子の上部に形成されたマイクロレンズとを備えた固体撮像装置の製造方法において、前記第1の層間膜をCVD法により形成し、その表面に前記第1の層間膜と異なる屈折率を有する前記第2の層間膜をCVD法により形成し、その表面をCMP法により研磨して平坦化し、その上にマイクロレンズ材料樹脂を塗布し、加熱軟化し、硬化してマイクロレンズを形成することを特徴とする。

【0011】またさらに、本発明は、半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の上部に形成された層間膜と、光を遮光する遮光手段と、を有する固体撮像装置において、前記層間膜は、前記遮光手段の段差を用いて段差が形成されていることを特徴とする。

【0012】又、本発明は、半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の上部に形成された第1の屈折率を有する第1の層間膜と、前記第1の層間膜上に形成された第2の屈折率を有する第2の層間膜と、前記光電変換素子の上部に形成されたマイクロレンズと、光を遮光する遮光手段と、を有する固体撮像装置において、前記第1の層間膜は、前記遮光手段の段差を用いて段差が形成されていることを特徴とする。

【0013】さらにまた、本発明は、半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の上部に形成された層間膜と、前記光電変換素子上部の平面上に形成された光を遮光する遮光手段と、を有する固体撮像装置の製造方法において、前記層間膜は、少なくとも前記遮光手段を含む表面上に形成することを特徴とする。

【0014】

【発明の実施の形態】
 【第1の実施形態】図1に本発明による第1の実施形態の概略断面図を示す。図の固体撮像装置において、10はp型、又はn型の半導体基板、11は半導体基板10内に形成した光電変換素子で、例えば基板10と反対導電型の領域であり、基板10との間でPNダイオードが形成される。また、12は光電変換素子11及びその余の半導体基板10上に形成した表面保護層、13はその余の半導体基板10の表面保護層上に形成し光電変換素子11の光電荷を転送等する導電

膜、14は導電膜13上と表面保護膜12上に形成する第1の層間膜、15は第1の層間膜14上の凹レンズを形成する第2の層間膜、16は透明高分子樹脂からなる樹脂層、17は光電変換素子11の上方で樹脂層16上に形成される凸型マイクロレンズである。かかる構成中、光電変換素子11の上方に形成される各層は透明であり、上方から入射する光を集束して光電変換素子11に電子と正孔とを励起し、導電膜13を通して外部に画像信号として出力される。

【0015】図2に上記固体撮像装置の各層の屈折率に関する具体例を示す。図2(a)において、空気の屈折率を N_1 、凸型マイクロレンズ17の屈折率を N_2 、樹脂層16の屈折率を N_3 、第2の層間膜15の屈折率を N_4 、第1の層間膜14の屈折率を N_5 とすると、

$$N_1 < N_2, N_3$$

$$N_3 < N_4$$

$$N_5 < N_4$$

とすることにより、図2(a)内に示す光束線で示すように、より小面積のフォトダイオードである光電変換素子11に集光することができる。ここで、第1の層間膜をTEOS (Tetra-Ethyl-Ortho-Silicate) - SiO_2 とし、第2の層間膜を SiOF で形成することで上記条件を満足する。この場合、形成時におけるCMP法によるとき初期の研磨速度を向上し、高速な処理ができる。

【0016】また、図2(b)に示すように構成された固体撮像装置の場合の各屈折率の関係を、

$$N_1 < N_2, N_3$$

$$N_3 < N_4$$

$$N_4 < N_5$$

とすることにより、第1の層間膜14間に存在する障害物20、例えば導電膜13を回避して入射した光線を光電変換素子11に集光することができる。ここで、第1の層間膜を SiOF とし、第2の層間膜をTEOS (Tetra-Ethyl-Ortho-Silicate) - SiO_2 とすることで上記条件を満足する。 SiO_2 よりも屈折率の低い SiOF の層間膜材を積層することで、より効果の高いマイクロレンズを形成することができる。

【0017】さらに、上記図2(a)、(b)において、第1及び第2の層間膜を共にTEOS (Tetra-Ethyl-Ortho-Silicate) - SiO_2 で形成し、互いに密度が異ならせることも可能である。

【0018】また、上記実施形態では、第1の層間膜と、第2の層間膜と、マイクロレンズを持った構成の固体撮像装置について説明したが、本発明は、これに限られるものではなく、第1の層間膜のみを持った構成で光を集光する固体撮像装置でもよい。

【0019】
 【第2の実施形態】本発明の第2の実施形態について図3を用いて説明する。本固体撮像装置の製造方法は以下の手順で製造される。

【0020】まず、図3(a)において、半導体基板1

7
0にその余の半導体基板上にレジストマスクを張り、半導体基板10がn型であればホウ素等のiii族の材料を、半導体基板10がp型であればリン等のv族の材料を、イオン注入 (ion implanatation) して光電変換素子11を形成する。イオン打ち込みの際、ケイ素、リン、ホウ素等の不純物をイオン化して、適当な加速電圧を印加して半導体基板のウェハ中に注入する。打ち込み後に、不純物を電気的に活性化するため高温でアニール処理する。

10 【0021】 つぎに、図3 (b) に示すように、レジストマスクを除去し、LP (Low Pressure) CVD法により光電変換素子11及びその余の半導体基板10上に絶縁物たる表面保護膜12を形成し、A1等の金属の遮光膜となる導電膜13をスパッタ等で形成する。導電膜13は表面保護膜12を介して複数段としてもよい。

【0022】 つぎに、図3 (c) に示すように、TEOS-CVD法により全面的にほぼ同一厚さの第1の層間膜14を形成する。この際、表面保護層12上に形成された導電膜13の上部も同一厚さに形成されるので、所定間隔に形成された導電膜13の高さに応じた凹型表面を備えることになる。

【0023】 さらに、第1の層間膜14の上に屈折率の異なる第2の層間膜15を積層する。この場合も、全面的にほぼ同一厚さの第2の層間膜15を形成するので、所定間隔に形成された導電膜13の高さに応じた凹型表面を備えることになる。この際、第1の層間膜14に密なTEOS (Tetra-Ethyl-Ortho-Silicate) -SiO₂を形成し、次に第2の層間膜15に粗なTEOS-SiO₂を形成することで次のCMPによる研磨速度を高速にすることができる。

【0024】 さらに、図3 (d) に示すように、第2の層間膜15を形成後、全面的にCMP (Chemical Mechanical Polishing) により研磨して上面を平坦化し、第2の層間膜15を凹面状の凸レンズ形状となるまで研磨する。

【0025】 その後、図1に示すように、透明高分子樹脂層16を形成し、さらに凸型マイクロレンズ17を形成する。透明高分子樹脂層16は、あってもなくてもよい。また、マイクロレンズ17の下にカラーフィルター層を形成してもよい。また、該凸型マイクロレンズ17の上に平坦化して表面を保護する低屈折率の透明樹脂膜を形成してもよい。

【0026】 この固体撮像装置の製造方法により、製造プロセスが簡略化され、簡略化されることで製造歩留まりが向上し、さらに各光電変換素子上に正確にマイクロレンズを形成できるのでマイクロレンズのアライメントの精度が向上する。

【0027】 [第3の実施形態] この固体撮像装置は凹型状のマイクロレンズ15がエリアセンサとしての光電変換素子11上に形成され、導電膜13間に形成され

る。従って、導電膜13の間隔と高さは凹型状のマイクロレンズ15を形成するために重要なパラメータとなる。

【0028】 図4に光電変換素子11とその周辺を上からみた平面図を示す。図において、11はフォトダイオードの光電変換素子であり、131は導電膜13の一つの垂直選択線、132は出力信号線、133は転送トランジスタ、134は出力信号線132の隣接出力信号線、135は転送トランジスタ133のソース/ドレインと接続するスルーホール、136はダミー導電膜である。かかる構成で、各出力線132、134と、垂直選択線131と、ダミー導電膜136で囲まれた段差の低いフォトダイオード部分に図3 (d) に示す凹型状の凸型マイクロレンズ15を形成している。ダミー導電膜136は凸型マイクロレンズ15を形成するために段差を付けるために設けられている。もし、ダミー導電膜136が無ければ、次段の垂直選択線まで導電膜13が存在せず、凸型マイクロレンズ15が形成できないからである。

20 【0029】 なお、上記ダミー導電膜136の代わりに光電変換素子の電源配線であってもよく、フローティング状態の導電膜であるよりも、電位が一定であることが好ましい。

【0030】 この様に、凸型マイクロレンズ15を囲む四辺部は図3 (b) に示す表面保護膜12上に形成した導電膜13であり、垂直選択線131は、出力信号線131の上に表面保護膜12を挟んで設けられている。

30 【0031】 図5に他の例で、光電変換素子11とその周辺を上からみた平面図を示す。図4と異なるのは、フォトダイオードである光電変換素子11の周辺にA1等の金属からなる遮光膜開口部137を設けた点である。遮光膜開口部137は、図3 (b) の遮光膜13を表面保護膜12上に段差を設けるように形成したものであり、光電変換素子11の周辺の導電膜である垂直選択線131や出力信号線132、134の高さか、又はそれらを覆う高さを有するように形成される。また、遮光膜開口部137は垂直選択線131や出力信号線132、134を覆うように形成し、光電変換素子11以外に入射する光を遮光するように、且つそうすると光電変換素子11上の凹型状の凸型マイクロレンズ15の形状が明確に区別され、その面積と高さがバラツキ無く形成できるので、マイクロレンズの特性を向上できる。

【0032】 図6にマイクロレンズを備えた固体撮像装置の回路図を示している。図6は2×2画素の2次元センサの構成図であるが、画素数はこれに限ったものではない。

40 50 【0033】 図6に示すCMOS型エリアセンサの画素部回路を説明する。画素内にはフォトダイオード901、転送スイッチ911、リセットスイッチ902、画素アンプ903、行選択スイッチ904が設けてあり、

転送スイッチ911のゲートは垂直走査回路910からの $\Phi TX(n, n+1)$ に接続され、リセットスイッチ902のゲートは垂直走査回路910からの $\Phi RES(n, n+1)$ に接続され、行選択スイッチ904のゲートは垂直走査回路910からの $\Phi SEL(n, n+1)$ に接続されている。

【0034】光電変換は該フォトダイオード901でおこなわれ、光量電荷の蓄積期間中は転送スイッチ911はオフ状態であり、画素アンプを構成するソースフォロア903のゲートにはこのフォトダイオード901で光電変換された電荷は転送されない。該画素アンプを構成するソースフォロア903のゲートは、蓄積開始前に該リセットスイッチ902がオンし、適当な電圧に初期化されている。すなわちこれがダークレベルとなる。次に又は同時に行選択スイッチ904がオンになると、負荷電流源905と該画素アンプ903で構成されるソース・フォロワー回路が動作状態になり、ここで該転送スイッチ911をオンさせることで該フォトダイオード901に蓄積されていた電荷は、該画素アンプを構成するソースフォロア903のゲートに転送される。

【0035】ここで、選択行の出力が垂直出力線906上に発生する。この出力は転送ゲート909a、909bを介して、信号蓄積部907に蓄積される。信号蓄積部907に一時記憶された出力は水平走査回路908によって順次出力部V0へ読み出される。

【0036】つぎに、図6に対応する光電変換素子の平面的模式図を図7に示す。同図において、図6と同一個所には同一符号を付している。図7において、光電変換素子のフォトダイオード901と、転送スイッチ911と、ソースフォロワ903及びそのゲート等で構成され、フォトダイオード901は、選択ライン $\Phi SEL(n, n+1)$ と、 $\Phi TX(n, n+1)$ と、垂直出力線906と、電源ラインVDDとで囲まれている。

【0037】図8が図6のCMOS型エリアセンサの動作タイミング図である。全画素リセット期間T1のタイミングで、 $\Phi TX(n)$ 、 $\Phi TX(n+1)$ がアクティブになり、全画素の該フォトダイオード901の電荷は、該転送スイッチ911を介して該ソースフォロア903のゲートに転送され、該フォトダイオード901はリセットされる。この状態はフォトダイオード901のカソード電荷がソースフォロア903のゲートに移って平均化された状態であるが、ソースフォロア903のゲートのキャパシタC_{FD913}成分を大きくすることで、フォトダイオード901のカソードをリセットしたレベルと同様になる。

【0038】この時、対象画像の光量を導光する不図示のメカシャッター11は開いており時間T1の終了と同時に、全画素同時に蓄積を開始する。該メカシャッター11はT3の期間を開いたままで、この間がフォトダイオード901の蓄積期間となる。

【0039】T3時間経過後、T4のタイミングでメカシャッターは閉じ、該フォトダイオード901の光電荷の蓄積が終了する。この状態では該フォトダイオード901に電荷が蓄積されている。次に各ライン毎に読み出しがスタートする。すなわち、N-1行目を読み出してからN行目を読み出す。

【0040】時間T5の期間 $\Phi SEL(n)$ がアクティブになり該行選択スイッチ904がオンし、n行目になっている全ての画素の該画素アンプ903で構成されるソース・フォロワー回路が動作状態になる。ここで、該画素アンプ903で構成されるソース・フォロワーのゲートはT2期間で $\Phi RES(n)$ がアクティブになり、リセットスイッチ902がオンとなり、該ソースフォロア903のゲートは初期化される。すなわち、該垂直出力線906にはこのダークレベルの信号が出力される。

【0041】次に $\Phi TN(n)$ がアクティブになり、転送ゲート909bがオンし、該信号蓄積部907に保持される。この動作は、N行につながっている全ての画素に対して同時並列に実行される。ダークレベルの該信号蓄積部907の転送が終了した時点で、該フォトダイオード901に蓄積されていた信号電荷を $\Phi TX(n)$ をアクティブとすることで、転送スイッチ911をオンとし、該画素アンプ903で構成されるソース・フォロワーのゲートに転送する。この時、該画素アンプ903で構成されるソース・フォロワーのゲートは転送されてきた信号電荷に見合う分だけリセットレベルから電位が変動し信号レベルが確定する。

【0042】ここで、 ΦTS がアクティブになり、転送ゲート909aがオンし、信号レベルが該信号蓄積部907に保持される。この動作は、N行につながっている全ての画素に対して同時並列に実行される。ここで該信号蓄積部907には、N行につながっている全ての画素のダークレベルと信号レベルを保持しており、各画素間でのダークレベルと信号レベルの差をとることでソース・フォロワーのスレシホールド電圧 V_{th} バラツキによる固定パターンノイズ(FPN)や該リセットスイッチ902がリセット時に発生するKTCノイズをキャンセルし、S/Nの高いノイズ成分を除去された信号が得られる。

【0043】この信号を該水平走査回路908によって、該信号蓄積部907に蓄積されたダークレベルと信号レベルの差信号を水平走査し、時系列的に、T7のタイミングで出力される。これでN行の出力は終了である。同様に、 $\Phi SEL(n+1)$ 、 $\Phi RES(n+1)$ 、 $\Phi TX(n+1)$ 、 ΦTN 、 ΦTS を図5に示す様にN行目と同様に駆動することで、N+1行目の信号を読み出すことができる。

【0044】上記従来例では、ダークレベルと信号レベルの差を出力とする為、高S/N化が実現でき、高画質

の画像信号を得ることができる。また本実施形態の固体撮像素子はCMOSコンパチブルなプロセスで実現できる為、周辺回路とのワンチップ化が可能であるため、低コスト化、高機能化が実現できる。さらに、光電変換素子であるフォトダイオード901上に出力信号線906と垂直選択線であるリセット線やRES等でアライアンスされる凹型状の凸型マイクロレンズを形成でき、光検出感度の大幅なアップが図られる。

【0045】

【発明の効果】以上説明した様に、本発明によれば、光電変換素子の周囲に導電膜を設けて第1の層間膜と第2の層間膜とを設けてCMPにより平坦化することで、上部の凸型マイクロレンズに対応して凹型状の凸型マイクロレンズを設けるという簡易な製造方法で、光電変換素子に集光する機能を備えた固体撮像装置を形成することができる。

【0046】また、製造コストの低減と共に、歩留まりが向上し、特に遮光膜で光電変換素子の周囲を囲んでマイクロレンズを製造した場合には、複数のアライメントをバラツキ無く形成でき、バラツキの小さい高精度、高密度で、高感度の固体撮像装置を提供できる。

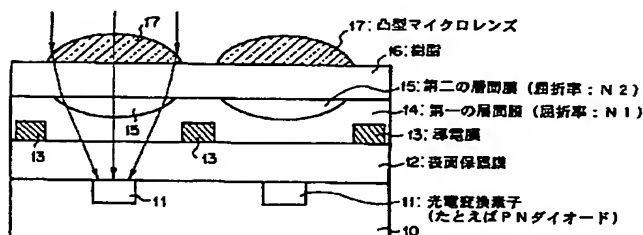
【0047】さらに、近年の高密度化、高解像度化、小型化に伴い、下地デバイスの光電変換素子上に配置するマイクロレンズとをセルフアライメントで形成できれば、光軸と集光ポイントが一致して光電変換効率も向上する。

【図面の簡単な説明】

【図1】本発明における第1の実施形態の概略断面図である。

【図2】本発明における実施形態での各層の屈折率の関*30

【図1】



* 係を示す断面図である。

【図3】本発明における実施形態による製造工程図である。

【図4】本発明における実施形態による固体撮像装置の平面図である。

【図5】本発明における実施形態による固体撮像装置の平面図である。

【図6】本発明における実施形態による固体撮像装置の回路図である。

10 【図7】本発明における実施形態による固体撮像装置の回路図である。

【図8】本発明における実施形態による固体撮像装置のタイミングチャート図である。

【図9】従来例の固体撮像装置の断面図である。

【符号の説明】

10, 101 基板

11, 102 光電変換素子

12 表面保護層

13 導電膜

14 第1の層間膜

15 第2の層間膜（凹型マイクロレンズ）

16 高分子樹脂

17 凸型マイクロレンズ

20 障害物

131 垂直選択線

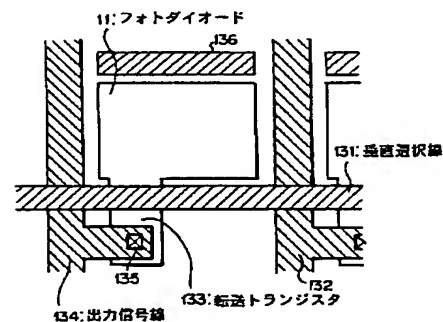
132, 134, 906 出力信号線

133, 911 転送トランジスタ

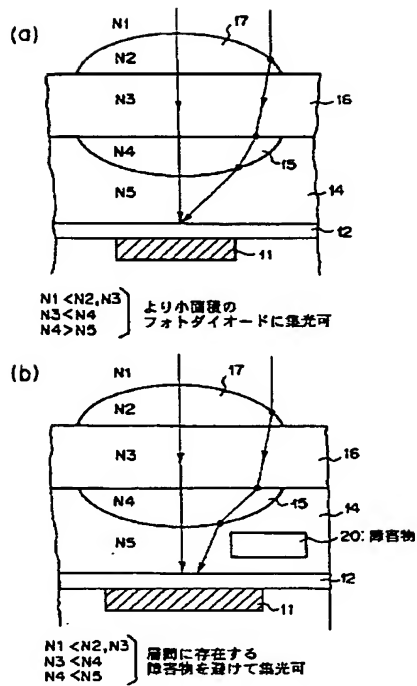
907 信号蓄積部

908 水平走査回路

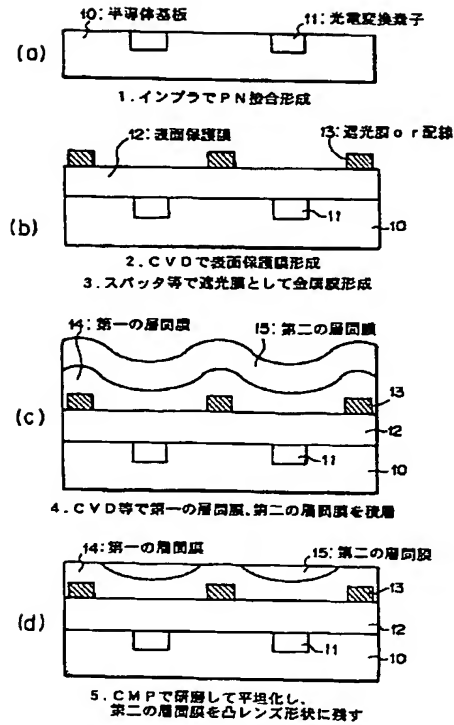
【図4】



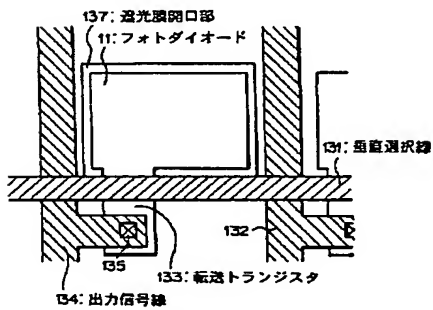
【図 2】



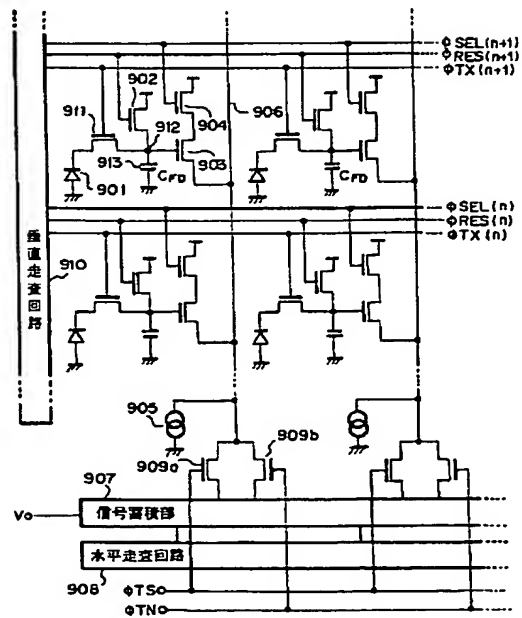
【図 3】



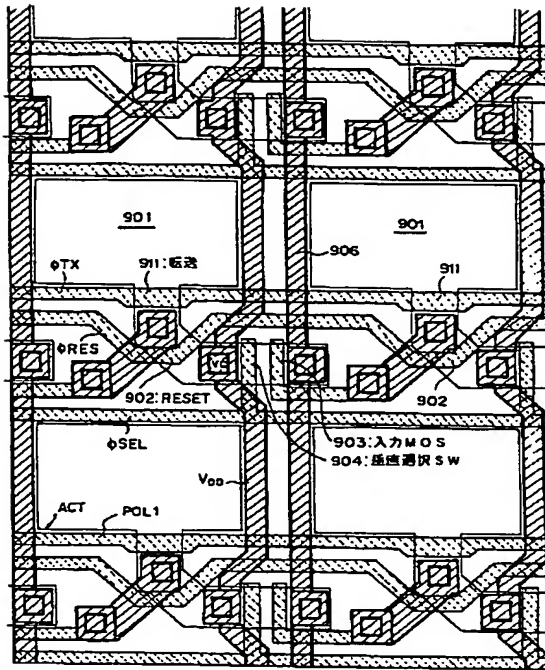
【図 5】



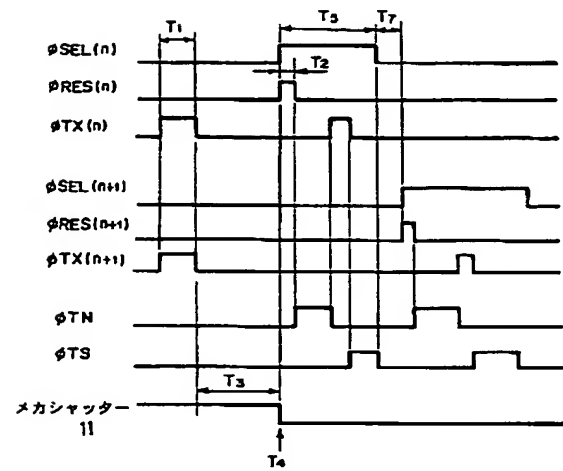
【図 6】



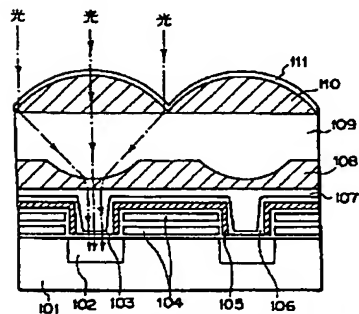
【図7】



【図8】



【図9】



- 101: 半導体基板 102: 光電変換素子
 103: 絶縁膜 104: 転送電極部
 105: 透光部 106: 表面保護膜
 107: 平坦化層
 108: 凹型マイクロレンズ部
 109: レンズ・レンズ間層
 110: 凸型マイクロレンズ部
 111: 保護膜

フロントページの続き

(72)発明者 小泉 徹
 東京都大田区下丸子3丁目30番2号 キヤ
 ノン株式会社内

(72)発明者 樋山 拓己
 東京都大田区下丸子3丁目30番2号 キヤ
 ノン株式会社内

(72)発明者 小川 勝久
東京都大田区下丸子 3 丁目 30 番 2 号 キヤ
ノン株式会社内

(72)発明者 須川 成利
東京都大田区下丸子 3 丁目 30 番 2 号 キヤ
ノン株式会社内

【公報種別】特許法第 1 7 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 1 3 年 1 1 月 2 日 (2 0 0 1 . 1 1 . 2)

【公開番号】特開平 1 1 - 2 7 4 4 4 3
 【公開日】平成 1 1 年 1 0 月 8 日 (1 9 9 9 . 1 0 . 8)
 【年通号数】公開特許公報 1 1 - 2 7 4 5
 【出願番号】特願平 1 0 - 7 0 5 3 6
 【国際特許分類第 7 版】

H01L 27/14
 H04N 5/335

【 F I 】

H01L 27/14 D
 H04N 5/335 V

【手続補正書】

【提出日】平成 1 3 年 2 月 2 3 日 (2 0 0 1 . 2 . 2 3)

【手続補正 1 】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項 1】 電荷の読み出し時に残存していた電荷をリセットした後に、光電変換素子によって変換された電荷を増幅して読み出す固体撮像装置において、

光電変換素子間の上部に形成されている電荷の読み出し線を覆うように均一の厚さで形成された第 1 の層間膜と、

前記第 1 の層間膜上であって前記読み出し線を形成することで該読み出し線間に生じた凹部に形成された第 2 の層間膜とを備えることを特徴とする固体撮像装置。

【請求項 2】 光電変換素子と該光電変換素子からの信号を増幅して出力する増幅トランジスタと該増幅トランジスタの入力部をリセットするリセットトランジスタを有する画素と、

前記リセットトランジスタのオン／オフを制御するためのリセット配線と、

前記光電変換素子及び前記リセット配線の上部に形成された第 1 の層間膜と、

前記第 1 の層間膜の上部に形成された集光機能を有する第 2 の層間膜とを有し、

前記第 2 の層間膜と前記リセット配線との間には平坦化層を含まないことを特徴とする固体撮像装置。

【請求項 3】 光電変換素子と該光電変換素子からの信号を増幅して出力する増幅トランジスタと該増幅トランジスタの入力部をリセットするリセットトランジスタを有する画素と、

前記リセットトランジスタのオン／オフを制御するため

のリセット配線と、

前記光電変換素子及び前記リセット配線の上部に形成された第 1 の層間膜と、

前記第 1 の層間膜の上部に形成された集光機能を有する第 2 の層間膜とを有し、

前記第 2 の層間膜は、前記リセット配線によって生じる第 1 の層間膜の凹部上に形成されていることを特徴とする固体撮像装置。

【請求項 4】 前記第 2 の層間膜の上部には前記光電変換素子へ光を集めるマイクロレンズが備えられていることを特徴とする請求項 1 から 3 のいずれか 1 項記載の固体撮像装置。

【請求項 5】 請求項 1 から 4 のいずれか 1 項記載の固体撮像装置において、前記第 1 の層間膜の屈折率が、前記第 2 の層間膜の屈折率より大きいことを特徴とする固体撮像装置。

【請求項 6】 請求項 1 から 5 のいずれか 1 項記載の固体撮像装置において、前記第 1 の層間膜の屈折率が、前記第 2 の層間膜の屈折率より小さいことを特徴とする固体撮像装置。

【請求項 7】 請求項 1 から 6 のいずれか 1 項記載の固体撮像装置において、前記第 2 の層間膜と前記第 1 の層間膜の接する面の少なくとも一部が凸型の形状を有することを特徴とする固体撮像装置。

【請求項 8】 請求項 1 から 5 のいずれか 1 項記載の固体撮像装置において、前記第 1 の層間膜が T E O S (T e t r a - E t h y l - O r t h o - S i l i c a t e) - S i O ₂ であり、且つ前記第 2 の層間膜が S i O F であることを特徴とする固体撮像装置。

【請求項 9】 請求項 1, 2, 3, 4, 6 のいずれか 1 項記載の固体撮像装置において、前記第 2 の層間膜が T E O S (T e t r a - E t h y l - O r t h o - S i l i c a t e) - S i O ₂ であり、且つ前記第 1 の層間膜が S i O F であることを特徴とする固体撮像装置。

【請求項10】 請求項1から4のいずれか1項記載の固体撮像装置において、前記第1及び第2の層間膜が共にT E O S (Tetra-Ethyl-Ortho-Silicate) - S i O₂であり、且つ互いに密度が異なることを特徴とする固体撮像装置。

【請求項11】 電荷の読み出し時に残存していた電荷をリセットした後に、光電変換素子によって変換された電荷を増幅して読み出す固体撮像装置の製造方法において、

光電変換素子間の上部に形成されている前記電荷の読み出し線を覆うように化学的気相成長法によって第1の層間膜を形成し、

前記第1の層間膜上であって前記読み出し線を形成することで該読み出し線間に生じた凹部に化学的気相成長法によって前記光電変換素子へ光を集める第2の層間膜を形成し、

前記第2の層間膜の表面をCMP法により研磨して平坦化することを特徴とする固体撮像装置の製造方法。

【請求項12】 光電変換素子と該光電変換素子からの信号を増幅して出力する増幅トランジスタと該増幅トランジスタの入力部をリセットするリセットトランジスタを有する画素と、前記リセットトランジスタのオン／オフを制御するためのリセット配線とを有する固体撮像装置の製造方法であって、

前記光電変換素子及び前記リセット配線の上部に第1の層間膜を形成し、

前記第1の層間膜の上部に集光機能を有する第2の層間膜を、該第2の層間膜と前記リセット配線との間に平坦化層を含まないように形成し、

前記第2の層間膜の表面をCMP法により研磨して平坦化することを特徴とする固体撮像装置の製造方法。

【請求項13】 光電変換素子と該光電変換素子からの信号を増幅して出力する増幅トランジスタと該増幅トランジスタの入力部をリセットするリセットトランジスタを有する画素と、前記リセットトランジスタのオン／オフを制御するためのリセット配線とを有する固体撮像装置の製造方法であって、

前記光電変換素子及び前記リセット配線の上部に第1の層間膜を形成し、

前記第1の層間膜上であって前記リセット配線によって生じる凹部に集光機能を有する第2の層間膜を形成し、前記第2の層間膜の表面をCMP法により研磨して平坦化することを特徴とする固体撮像装置の製造方法。

【請求項14】 前記第2の層間膜の上部には前記光電変換素子へ光を集めるマイクロレンズが備えられていることを特徴とする請求項11から13のいずれか1項記載の固体撮像装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正内容】

【0013】さらにまた、本発明は、半導体基板上に形成された複数の光電変換素子と、前記光電変換素子の上部に形成された層間膜と、前記光電変換素子上部の平面上に形成された光を遮光する遮光手段と、を有する固体撮像装置の製造方法において、前記層間膜は、少なくとも前記遮光手段を含む表面上に形成することを特徴とする。また、本発明は、電荷の読み出し時に残存していた電荷をリセットした後に、光電変換素子によって変換された電荷を増幅して読み出す固体撮像装置において、光電変換素子間の上部に形成されている電荷の読み出し線を覆うように均一の厚さで形成された第1の層間膜と、前記第1の層間膜上であって前記読み出し線を形成することで該読み出し線間に生じた凹部に形成された第2の層間膜とを備えることを特徴とする。さらに、本発明は、光電変換素子と該光電変換素子からの信号を増幅して出力する増幅トランジスタと該増幅トランジスタの入力部をリセットするリセットトランジスタを有する画素と、前記リセットトランジスタのオン／オフを制御するためのリセット配線と、前記光電変換素子及び前記リセット配線の上部に形成された第1の層間膜と、前記第1の層間膜の上部に形成された集光機能を有する第2の層間膜とを有し、前記第2の層間膜と前記リセット配線との間には平坦化層を含まないことを特徴とする。さらにまた、本発明は、光電変換素子と該光電変換素子からの信号を増幅して出力する増幅トランジスタと該増幅トランジスタの入力部をリセットするリセットトランジスタを有する画素と、前記リセットトランジスタのオン／オフを制御するためのリセット配線と、前記光電変換素子及び前記リセット配線の上部に形成された第1の層間膜と、前記第1の層間膜の上部に形成された集光機能を有する第2の層間膜とを有し、前記第2の層間膜は、前記リセット配線によって生じる第1の層間膜の凹部に形成されていることを特徴とする。またさらに、本発明は、電荷の読み出し時に残存していた電荷をリセットした後に、光電変換素子によって変換された電荷を増幅して読み出す固体撮像装置の製造方法において、光電変換素子間の上部に形成されている前記電荷の読み出し線を覆うように化学的気相成長法によって第1の層間膜を形成し、前記第1の層間膜上であって前記読み出し線を形成することで該読み出し線間に生じた凹部に化学的気相成長法によって前記光電変換素子へ光を集める第2の層間膜を形成し、前記第2の層間膜の表面をCMP法により研磨して平坦化することを特徴とする。さらに、本発明は、光電変換素子と該光電変換素子からの信号を増幅して出力する増幅トランジスタと該増幅トランジスタの入力部をリセットするリセットトランジスタを有する画素と、前記リセットトランジスタのオン／オフを制御するためのリセット配線とを有する固体撮像装置の製造方

法であって、前記光電変換素子及び前記リセット配線の上部に第 1 の層間膜を形成し、前記第 1 の層間膜の上部に集光機能を有する第 2 の層間膜を、該第 2 の層間膜と前記リセット配線との間に平坦化層を含まないように形成し、前記第 2 の層間膜の表面を CMP 法により研磨して平坦化することを特徴とする。また、本発明は、光電変換素子と該光電変換素子からの信号を増幅して出力する増幅トランジスタと該増幅トランジスタの入力部をリ

セットするリセットトランジスタを有する画素と、前記リセットトランジスタのオン／オフを制御するためのリセット配線とを有する固体撮像装置の製造方法であって、前記光電変換素子及び前記リセット配線の上部に第 1 の層間膜を形成し、前記第 1 の層間膜上であって前記リセット配線によって生じる凹部に集光機能を有する第 2 の層間膜を形成し、前記第 2 の層間膜の表面を CMP 法により研磨して平坦化することを特徴とする。